

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 09 月 11 日  
Application Date

申請案號：091120792  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

局 長

Director General

蔡 練 生

發文日期：西元 2002 年 10 月 14 日  
Issue Date

發文字號：09111020130  
Serial No.

申請日期：	案號：	91120792
類別：		

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	個人電腦系統以及應用其中之核心邏輯晶片
	英文	Personal Computer System and Core Logic Chip Applied to Same
二、 發明人	姓名 (中文)	1. 莊榮城
	姓名 (英文)	1. Eric Chuang
	國籍	1. 中華民國
	住、居所	1. 北縣新店市中正路533號8樓 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
三、 申請人	姓名 (名稱) (中文)	1. 威盛電子股份有限公司
	姓名 (名稱) (英文)	1. VIA TECHNOLOGIES, INC.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 北縣新店市中正路533號8樓 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
	代表人 姓名 (中文)	1. 王雪紅
	代表人 姓名 (英文)	1. Cher Wang

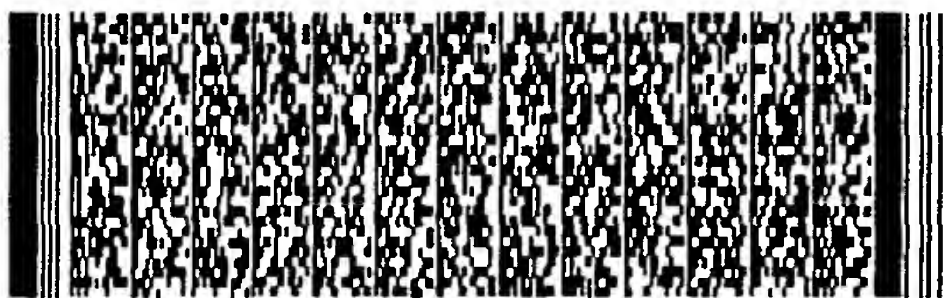


四、中文發明摘要 (發明之名稱：個人電腦系統以及應用其中之核心邏輯晶片)

本案係為一種個人電腦系統以及應用其中之核心邏輯晶片，其主要於個人電腦系統或核心邏輯晶片中增設一第二塊狀模式轉換器，其係將核心邏輯元件輸出之一線狀模式影像資料直接轉換成一塊狀模式影像資料後而存放在該繪圖加速記憶體區域中，用以增快資料處理速度以及降低系統資源之佔用。

英文發明摘要 (發明之名稱：Personal Computer System and Core Logic Chip Applied to Same)

A personal computer (PC) system and a core logic chip applied to the PC system are disclosed. An additional block-mode converter is provided in the PC system or the core logic chip for directly converting a linear-mode image data from the core logic device into a block-mode image data. The block-mode image data is stored in the graphics accelerating memory region to speed up the data-processing operation and minimize the occupation of system resource.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

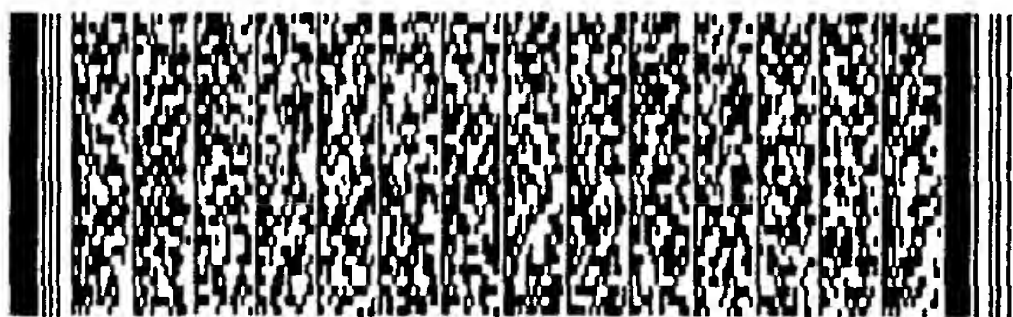
### 發明領域

本案係為一種個人電腦系統以及應用其中之核心邏輯晶片。

### 發明背景

請參見第一圖，其係一目前常用之個人電腦架構示意圖，其核心部份主要係由微處理器10、北橋晶片11與南橋晶片12所構成，而系統記憶體13係利用一記憶體匯流排來連接至北橋晶片11，至於顯示卡14則透過一繪圖加速埠(AGP)匯流排來與北橋晶片11連接。其中顯示卡14主要係包含有一繪圖晶片141與一區域記憶體(local memory)142。

以往之顯示卡14所包含之區域記憶體(local memory)142僅作為圖框緩衝器(frame buffer)使用，但隨著三度空間影像(3D graphics)功能的需求增加，區域記憶體142不僅作為圖框緩衝器，還必須提供貼圖緩衝器(texture buffer)、深度緩衝器(z buffer)以及其他與三度空間影像處理相關所需之記憶體空間。而為能配合三度空間影像處理之特性而增加資料讀取之速度，於是設計者便發展出一種塊狀模式(tile mode)來存放影像資料，其係將原本以線狀模式(linear mode)存在之影像資料，在繪圖晶片141送至該區域記憶體142存放前，藉由一塊狀模式轉換器





## 五、發明說明 (2)

143 之作用，進而轉換成一塊狀模式影像資料以存放在該區域記憶體142中，如此將可增快繪圖晶片141於後續處理過程中對該區域記憶體142中進行資料讀取與處理的速度。

但除了區域記憶體142外，系統記憶體13中通常可被定義出一繪圖加速埠記憶體區塊(AGP memory)131，進而提供該繪圖晶片141以繪圖加速埠協定來對該繪圖加速埠記憶體區塊(AGP memory)131進行資料存取。而為能支援塊狀模式(tile mode)，習用手段係需將原以線狀模式(linear mode)存放於該繪圖加速埠記憶體區塊131之資料，利用軟體方式加以重新排列而轉換成塊狀模式(tile mode)後，再提供該繪圖晶片141進行讀取。但如此將嚴重佔用系統資源且降低處理速度，因此，如何改善上述習用手段之缺失，係為發展本案之主要目的。

### 發明概述

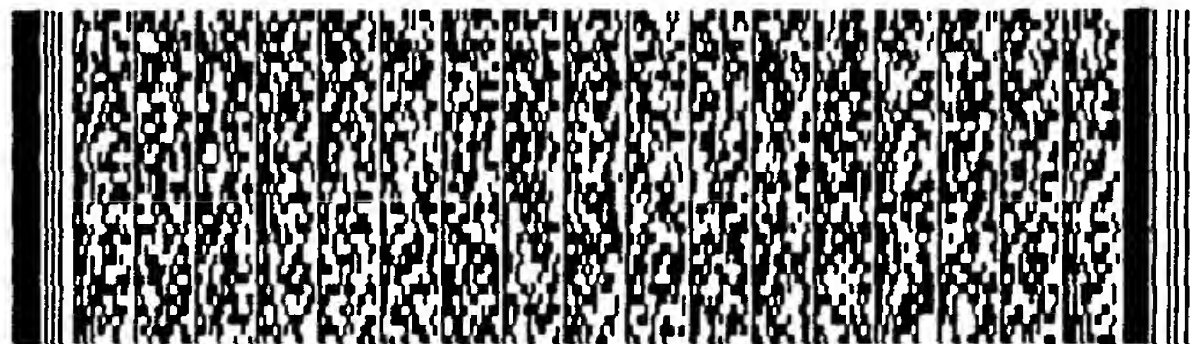
本案係為一種個人電腦系統，該系統包含：一核心邏輯元件；一繪圖加速元件，信號連接至該核心邏輯元件，其係處理該核心邏輯元件送出之影像資料；一區域記憶體，信號連接至該繪圖加速元件，其係提供該繪圖加速元件進行影像資料之存取；一第一塊狀模式轉換器，信號連接至該繪圖加速元件與該區域記憶體之間，其係將該繪圖加速元件輸出之一線狀模式影像資料轉換成一塊狀模式影





## 五、發明說明 (4)

式一，成二，成。其模第間換第間換中，其狀該之轉該之轉塊系統，其塊中體料而體料區系統，其一其憶資，憶資體腦系統卡統係用體及；理器係一其憶資，憶資體腦系統顯示系塊應用體以體處換其及，記像中記像記憶電人電人一電體片系統區輯其式間份域影體系統影記人人於人憶晶系統邏，模之部區式憶系式速個個人置個記晶一體邏，模之存第與狀域與狀圖述組述。之設之速輯一憶心體狀體取二該模記該模加之。之同述加邏有記核本塊憶之一件線區件線繪所片片所共所圖含速一輯第一記資料與元一該元一該之晶之品之片之繪種核包加：邏第域資份速之在輯之至述橋述圖述晶述該一種統圖有心一區像部加出放邏出放所北所繪所圖所之一系繪置核；該影一圖輸存心輸存案一案一案繪案出。為腦一設該料與行第繪件後核件後本為本案繪案出。為腦一設該料與進一該元料該元料，係，係，與，定區面人義片接像元件含至速資至輯資想件想件想想中體方個定晶連影速元包接加像接邏像構元構元構體構體憶一該中該號之加速係連圖影連心影述輯述速述憶述憶記再，體，信出圖加其號繪式號核式上邏上加上記上記埠之統憶塊，送繪圖繪器係將狀態係將狀態根核根繪根據區域據統計速案系記區件體該圖，信該模信該模據心據圖據域據統計速案系記區件體該供轉換份以塊份以塊該該該該該該該該該該該該該該該該該該該該該





五、發明說明 (5)

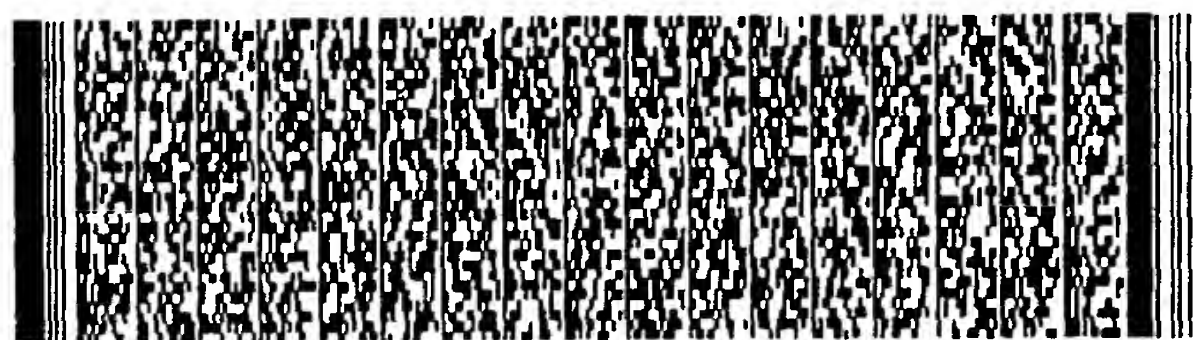
圖加速元件輸出之在一該線狀模式影像資料轉換成一塊狀模式影像模之轉換中。

根據上述構想，本案所述之核心邏輯晶片，其中該核

心邏輯根據上述構想，本案所組之核心邏輯晶片，其中該繪

圖加速元件係為一繪圖晶片。根據上述構想，本案所出之該繪圖加速記憶體，其區塊係為一該系統記憶體中，所定區塊。

本案之系統，該個定區塊為一種核心邏輯晶片，應用於一個中域圖心係連圖影信該系統記憶體，該晶片上設置核；部系統影像區該系統記憶體，信號之份與元一該邏輯包含至該元件後存該核



## 五、發明說明 (6)

核心邏輯本體輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速記憶體區塊中。

根據上述構想，本案所述之核心邏輯晶片，其中該核心邏輯本體係為一北橋模組。

根據上述構想，本案所述之核心邏輯晶片，其中該繪圖加速元件係為一繪圖晶片模組。

根據上述構想，本案所述之核心邏輯晶片，其所配合之該系統記憶體中所定義出之該繪圖加速記憶體區塊係為一繪圖加速埠記憶體區塊。

### 簡單圖式說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖：其係一目前常用之個人電腦架構示意圖。

第二圖：其係本案為解決習用手段缺失所發展出關於個人電腦系統之較佳實施例架構示意圖。

第三圖：其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之較佳實施例架構示意圖。

第四圖：其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之另一較佳實施例架構示意圖。

本案圖式中所包含之各元件列示如下：

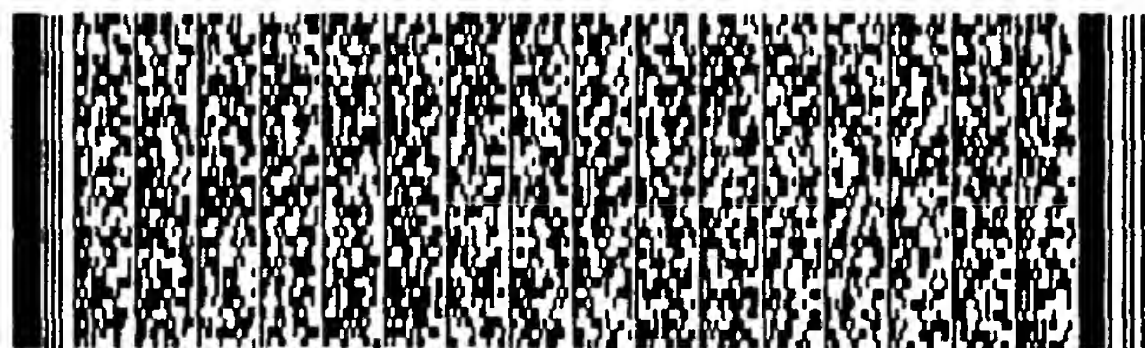


## 五、發明說明 (7)

微處理器10	北橋晶片11
南橋晶片12	系統記憶體13
繪圖加速埠記憶體區塊131	顯示卡14
繪圖晶片141	區域記憶體142
塊狀模式轉換器143	核心邏輯元件20
系統記憶體21	繪圖加速埠記憶體區塊211
繪圖加速元件22	區域記憶體23
第一塊狀模式轉換器24	第二塊狀模式轉換器25
核心邏輯晶片30	系統記憶體31
繪圖加速埠記憶體區塊311	區域記憶體區塊312
核心邏輯本體301	繪圖加速元件302
第一塊狀模式轉換器3031	第二塊狀模式轉換器3032
塊狀模式轉換器403	第一部份4031
第二部份4032	

### 較佳實施例說明

請參見第二圖，其係本案為解決習用手段缺失所發展出關於個人電腦系統之較佳實施例，主要包含有微處理器10、核心邏輯元件20、系統記憶體21、繪圖加速元件22、區域記憶體23、第一塊狀模式轉換器24以及第二塊狀模式轉換器25，其中該繪圖加速元件22係用以處理該核心邏輯元件20送出之影像資料，而區域記憶體23則提供該繪圖加速元件22進行影像資料之存取。為能將該繪圖加速元件22

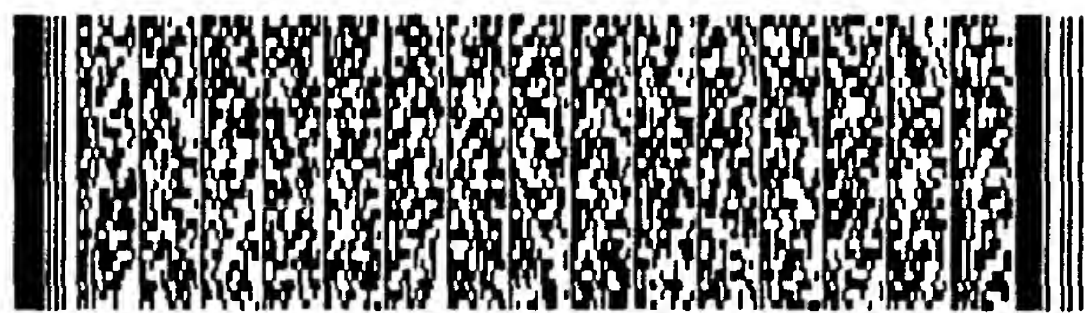


##### 五、發明說明 (8)

輸出之線狀模式影像資料轉換成塊狀模式影像資料，吾人係設有第一塊狀模式轉換器24，其係將線狀模式影像資料轉換成塊狀模式影像資料後存放在該區域記憶體23中。而為直接將該核心邏輯元件20輸出之一線狀模式影像資料轉換成一塊狀模式影像資料，吾人係另增設一第二塊狀模式轉換器25，用以將該核心邏輯元件20輸出之線狀模式影像資料轉換成塊狀模式影像資料後存放在該系統記憶體21之一繪圖加速埠記憶體區塊(AGP memory)211中，用以提供該繪圖加速元件22進行讀取。如此一來，將可改善習用手段利用軟體進行轉換時所造成佔用系統資源而降低系統整體處理速度之缺失，進而達成發展本案之主要目的。

而上述之核心邏輯元件20係為一北橋晶片組，該繪圖加速元件22係為一繪圖晶片，該區域記憶體23係與該繪圖晶片共同設置於一顯示卡(圖中未示出)上。

再請參見第三圖，其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之較佳實施例，該核心邏輯晶片30主要係應用於一個人電腦系統以及一區域記憶體區塊312，該個人電腦系統包含有微處理器10、系統記憶體31，而該系統記憶體311中定義有一繪圖加速埠記憶體區塊(AGP memory)311，至於本實施例之核心邏輯晶片30上係整合有一核心邏輯本體301、一繪圖加速元件302、一第一塊狀模式轉換器3031以及一第二塊狀模式轉換器3032。其中該繪圖加速元件302係用以處理該核心邏輯本體301所送出之影像資料，至於該第一塊狀模式轉換器3031係將該



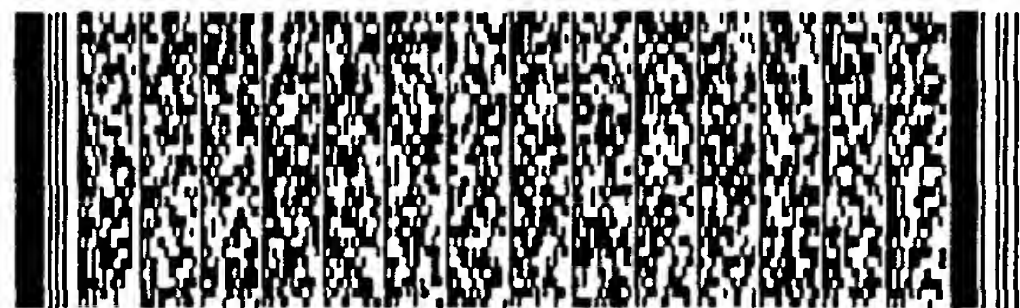


#### 五、發明說明 (9)

繪圖加速元件302輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該區域記憶體區塊312，而另外增設之第二塊狀模式轉換器3032則可將該核心邏輯本體301所輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速埠記憶體區塊(AGP memory)311中，用以提供該繪圖加速元件302進行讀取。如此一來，亦可達成改善習用手段利用軟體進行轉換時所造成佔用系統資源而降低系統整體處理速度之缺失。

另外，再請參見第四圖，其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之另一較佳實施例，其與上一實施例之不同處在於，其僅具有一塊狀模式轉換器403，而其第一部份4031係信號連接至該繪圖加速元件302與該系統記憶體31之間，用以將該繪圖加速元件302輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在區域記憶體區塊312中，至於該第二部份4032係信號連接至該核心邏輯本體301與該系統記憶體31之間，用以將該核心邏輯本體301輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速埠記憶體區塊(AGP memory)311中，用以提供該繪圖加速元件302進行讀取。同樣可達成改善習用手段利用軟體進行轉換時所造成佔用系統資源而降低系統整體處理速度之缺失。

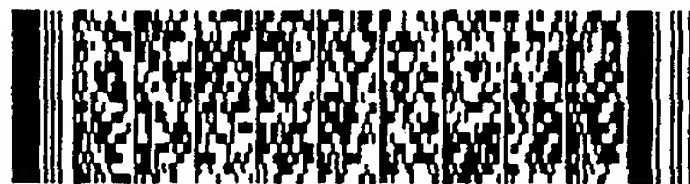
而上述核心邏輯本體301係可為一北橋模組，而該繪圖加速元件302係可為一繪圖晶片模組。然本案發明得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附





五、發明說明 (10)

申請專利範圍所欲保護者。



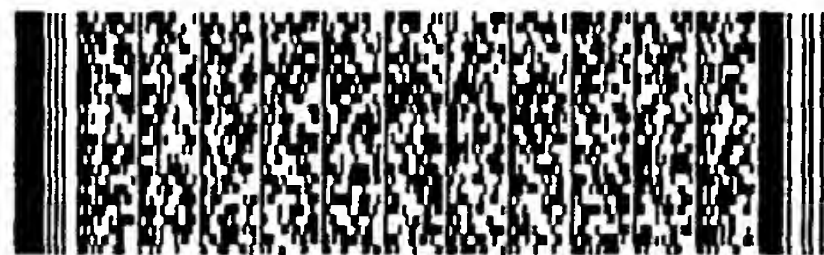
# 圖式簡單說明

第一圖：其係一目前常用之個人電腦架構示意圖。

第二圖：其係本案為解決習用手段缺失所發展出關於個人電腦系統之較佳實施例架構示意圖。

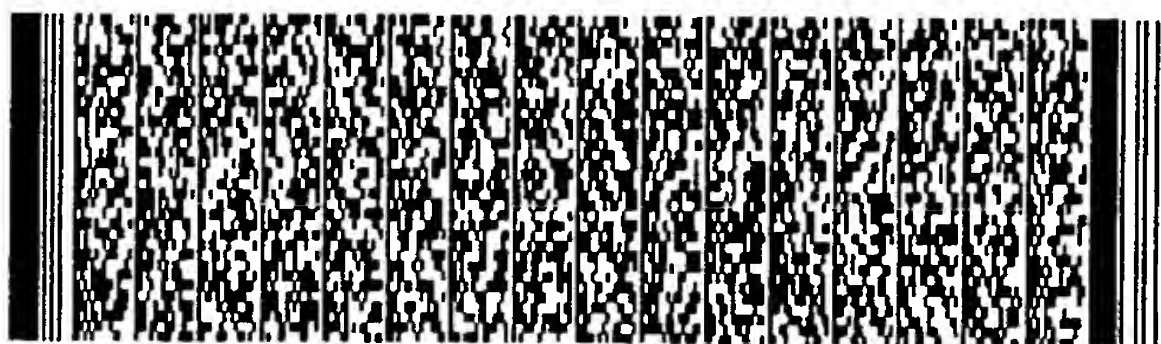
第三圖：其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之較佳實施例架構示意圖。

第四圖：其係本案為解決習用手段缺失所發展出關於一核心邏輯晶片之另一較佳實施例架構示意圖。



六、申請專利範圍

1. 一種個人電腦系統，該系統包含：
  - 一核心邏輯元件；
  - 一繪圖加速元件，信號連接至該核心邏輯元件，其係處理該核心邏輯元件送出之影像資料；
  - 一區域記憶體，信號連接至該繪圖加速元件，其係提供該繪圖加速元件進行影像資料之存取；
  - 一第一塊狀模式轉換器，信號連接至該繪圖加速元件與該區域記憶體之間，其係將該繪圖加速元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該區域記憶體中；
  - 一系統記憶體，信號連接至該核心邏輯元件，其係提供該核心邏輯元件進行資料之存取，且其中定義出一繪圖加速記憶體區塊，其專供該繪圖加速元件進行影像資料之存取；以及
  - 一第二塊狀模式轉換器，信號連接至該核心邏輯元件與該系統記憶體之間，其係將該核心邏輯元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速記憶體區域中。
2. 如申請專利範圍第1項所述之個人電腦系統，其中該核心邏輯元件係為一北橋晶片組。
3. 如申請專利範圍第1項所述之個人電腦系統，其中該繪圖加速元件係為一繪圖晶片。
4. 如申請專利範圍第3項所述之個人電腦系統，其中該區域記憶體係與該繪圖晶片共同設置於一顯示卡上。



#### 六、申請專利範圍

5. 如申請專利範圍第1項所述之個人電腦系統，其中該系統記憶體中定義出之該繪圖加速記憶體區塊係為一繪圖加速埠記憶體區塊。
6. 一種個人電腦系統，該系統包含：
- 一核心邏輯元件；
  - 一繪圖加速元件，信號連接至該核心邏輯元件，其係處理該核心邏輯元件送出之影像資料；
  - 一區域記憶體，信號連接至該繪圖加速元件，其係提供該繪圖加速元件進行影像資料之存取；
  - 一系統記憶體，信號連接至該核心邏輯元件，其係提供該核心邏輯元件進行資料之存取，且其中定義出一繪圖加速記憶體區塊，其亦提供該繪圖加速元件進行影像資料之存取；以及
  - 一塊狀模式轉換器，其係包含一第一部份與一第二部份，其中該第一部份係信號連接至該繪圖加速元件與該區域記憶體之間，用以將該繪圖加速元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該區域記憶體中，而該第二部份係信號連接至該核心邏輯元件與該系統記憶體之間，用以將該核心邏輯元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放至該繪圖加速記憶體區塊中。
7. 如申請專利範圍第6項所述之個人電腦系統，其中該核心邏輯元件係為一北橋晶片組。
8. 如申請專利範圍第6項所述之個人電腦系統，其中該繪



#### 六、申請專利範圍

圖加速元件係為一繪圖晶片。

9. 如申請專利範圍第8項所述之個人電腦系統，其中該區域記憶體係與該繪圖晶片共同設置於一顯示卡上。

10. 如申請專利範圍第6項所述之個人電腦系統，其中該系統記憶體中定義出之該繪圖加速記憶體區塊係為一繪圖加速埠記憶體區塊。

11. 一種核心邏輯晶片，應用於一個人電腦系統，該個人電腦系統包含有一系統記憶體，其中該系統記憶體中定義有一繪圖加速記憶體區塊以及一區域記憶體區塊，該晶片上設置有：

一核心邏輯本體；

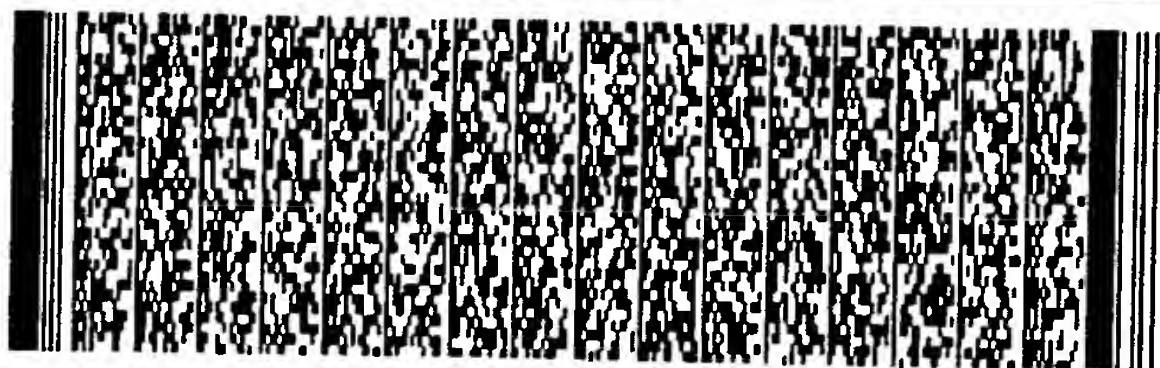
一繪圖加速元件，信號連接至該核心邏輯本體，其係處理該核心邏輯本體送出之影像資料；

一第一塊狀模式轉換器，信號連接至該繪圖加速元件與該區域記憶體之間，其係將該繪圖加速元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該區域記憶體區塊中；以及

一第二塊狀模式轉換器，信號連接至該核心邏輯本體與該系統記憶體之間，其係將該核心邏輯本體輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速記憶體區塊中。

12. 如申請專利範圍第11項所述之核心邏輯晶片，其中該核心邏輯本體係為一北橋模組。

13. 如申請專利範圍第11項所述之核心邏輯晶片，其中該





#### 六、申請專利範圍

繪圖加速元件係為一繪圖晶片模組。

14. 如申請專利範圍第11項所述之核心邏輯晶片，其所配合之該系統記憶體中所定義出之該繪圖加速記憶體區塊係為一繪圖加速埠記憶體區塊。

15. 一種核心邏輯晶片，應用於一個人電腦系統，該個人電腦系統包含有一系統記憶體，其中該系統記憶體中定義有一繪圖加速記憶體區塊以及一區域記憶體區塊，該晶片上設置有：

一核心邏輯本體；

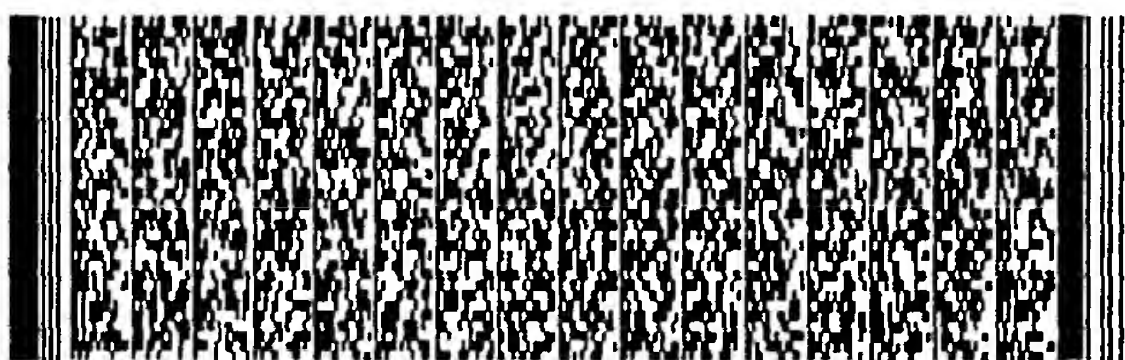
一繪圖加速元件，信號連接至該核心邏輯本體，其係處理該核心邏輯本體送出之影像資料；以及

一塊狀模式轉換器，其係包含一第一部份與一第二部份，其中該第一部份係信號連接至該繪圖加速元件與該系統記憶體之間，用以將該繪圖加速元件輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該區域記憶體區塊中，而該第二部份係信號連接至該核心邏輯本體與該系統記憶體之間，用以將該核心邏輯本體輸出之一線狀模式影像資料轉換成一塊狀模式影像資料後存放在該繪圖加速記憶體區塊中。

16. 如申請專利範圍第15項所述之核心邏輯晶片，其中該核心邏輯本體係為一北橋模組。

17. 如申請專利範圍第15項所述之核心邏輯晶片，其中該繪圖加速元件係為一繪圖晶片模組。

18. 如申請專利範圍第15項所述之核心邏輯晶片，其所配



六、申請專利範圍

合之該系統記憶體中所定義出之該繪圖加速記憶體區塊係  
為一繪圖加速埠記憶體區塊。

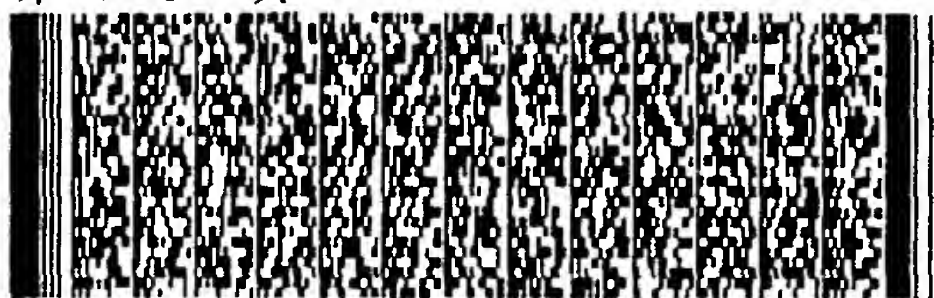




第 1/19 頁



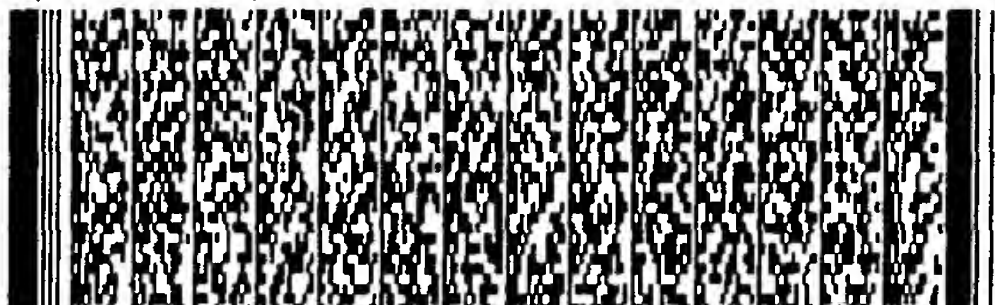
第 2/19 頁



第 2/19 頁



第 4/19 頁



第 4/19 頁



第 5/19 頁



第 5/19 頁



第 6/19 頁



第 7/19 頁



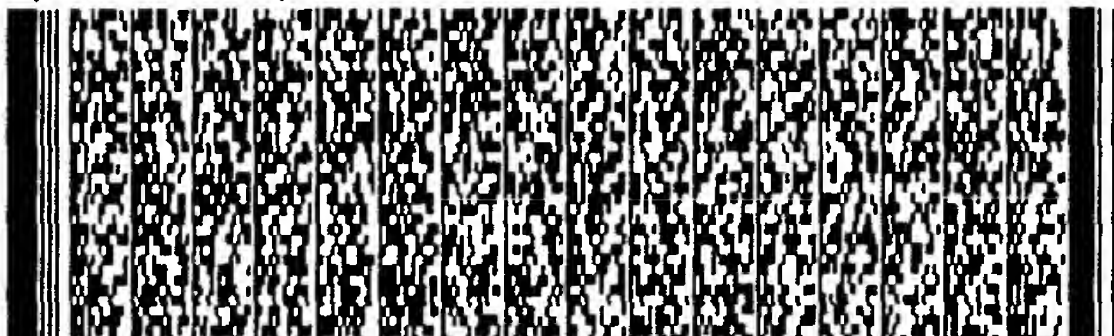
第 8/19 頁



第 9/19 頁



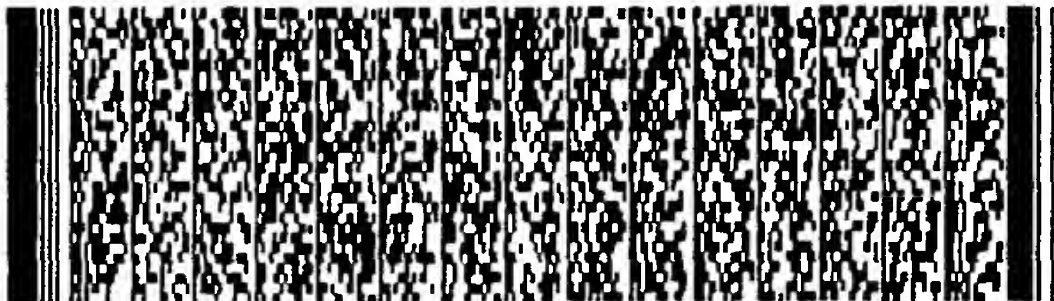
第 10/19 頁



第 11/19 頁



第 11/19 頁



第 12/19 頁

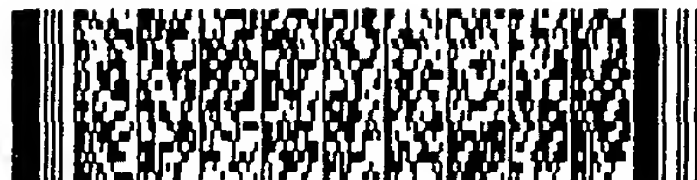


第 12/19 頁





第 13/19 頁



第 14/19 頁



第 15/19 頁



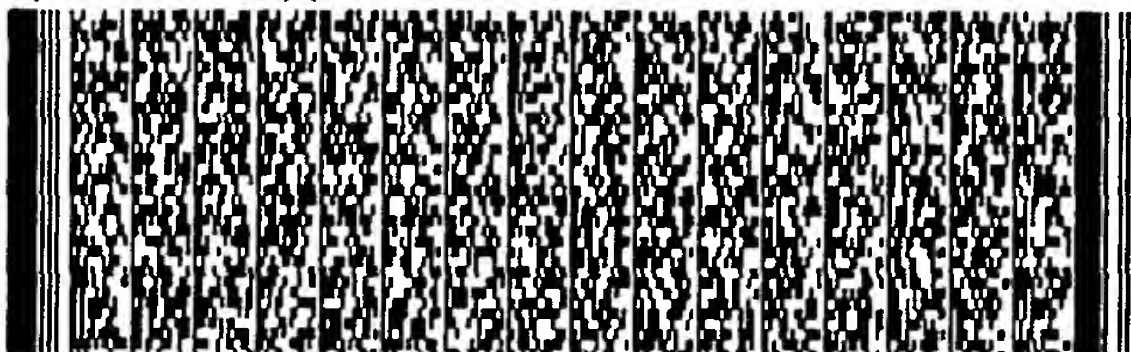
第 16/19 頁



第 17/19 頁

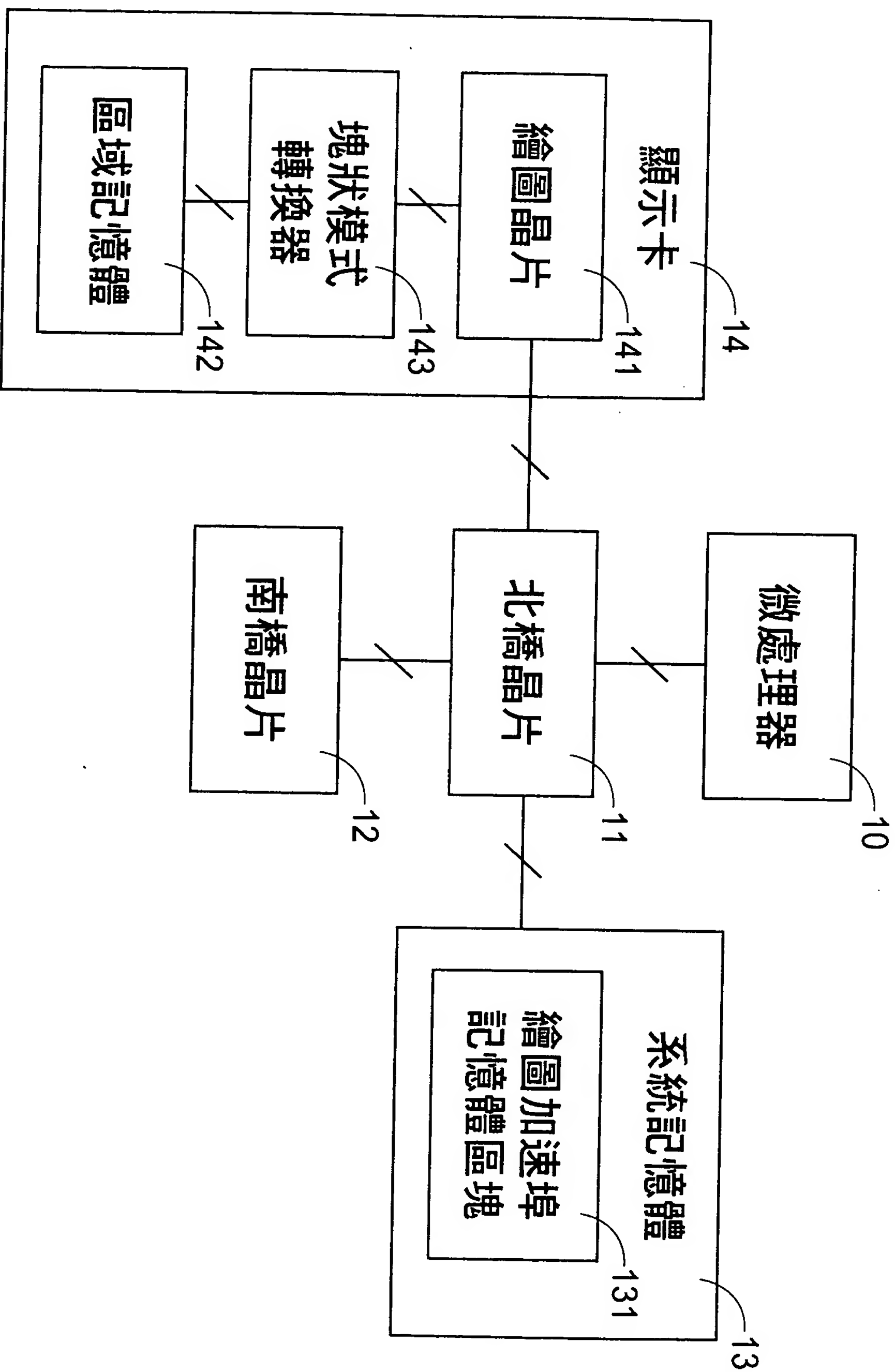


第 18/19 頁



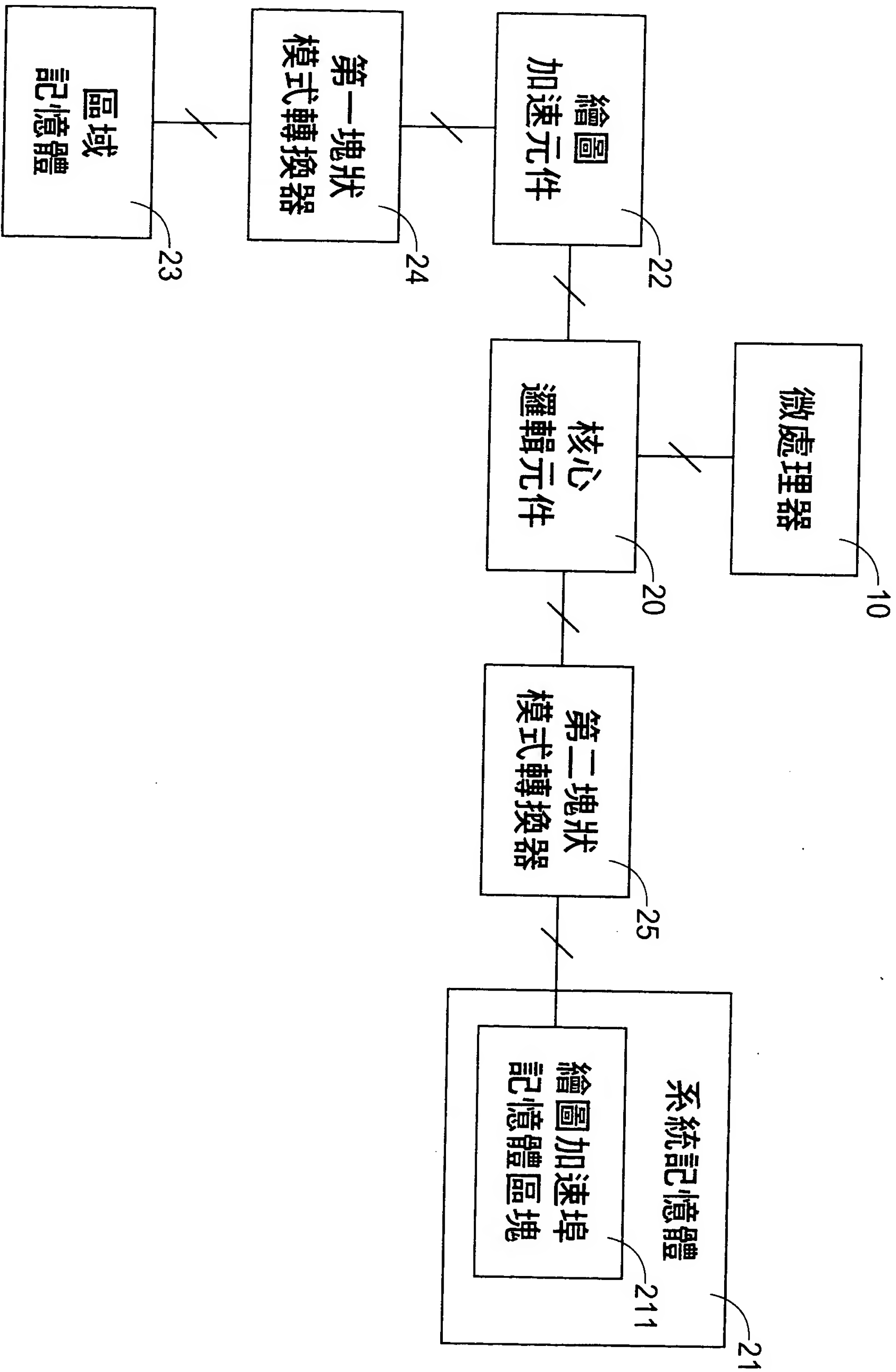
第 19/19 頁



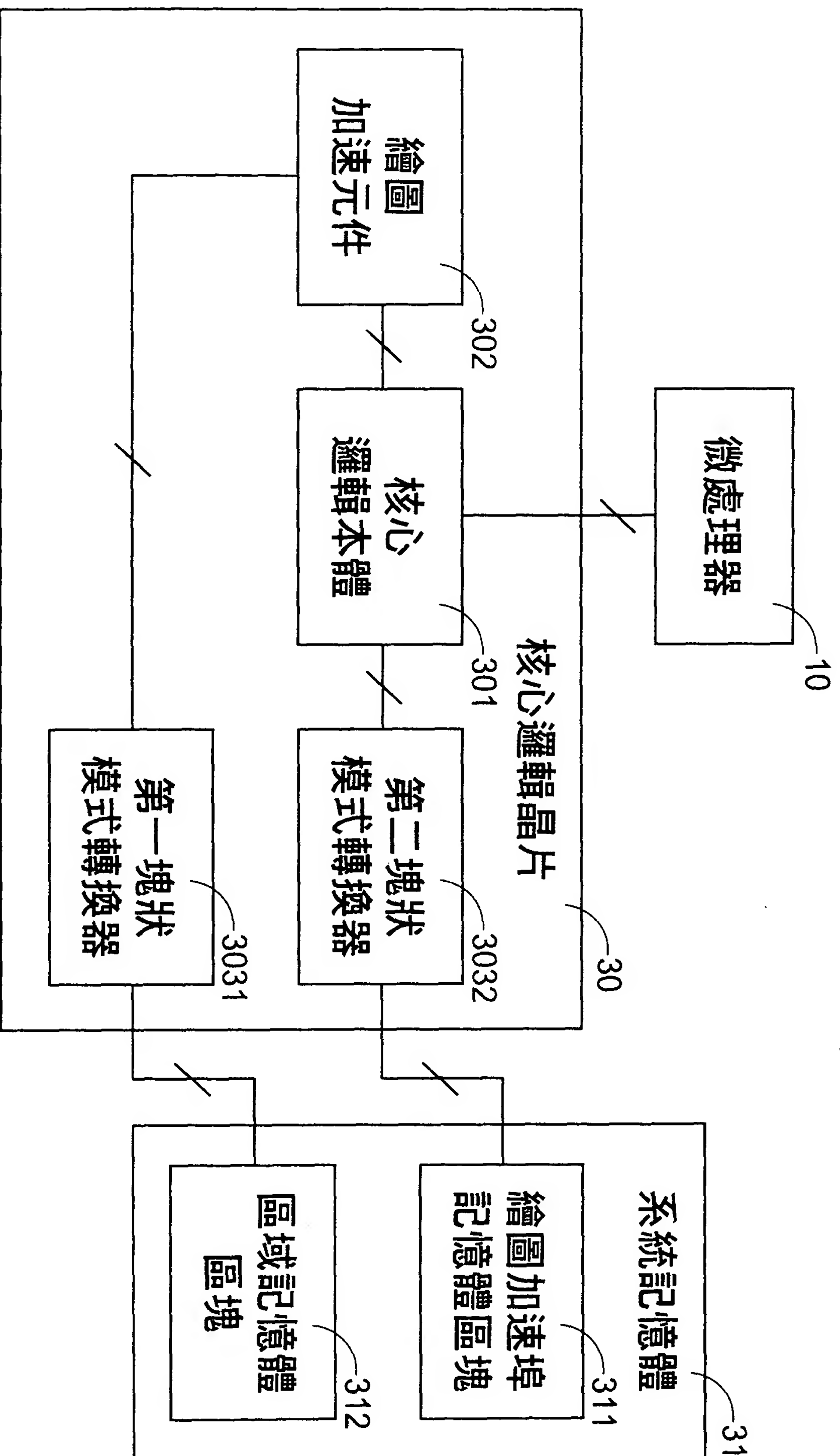


第一圖

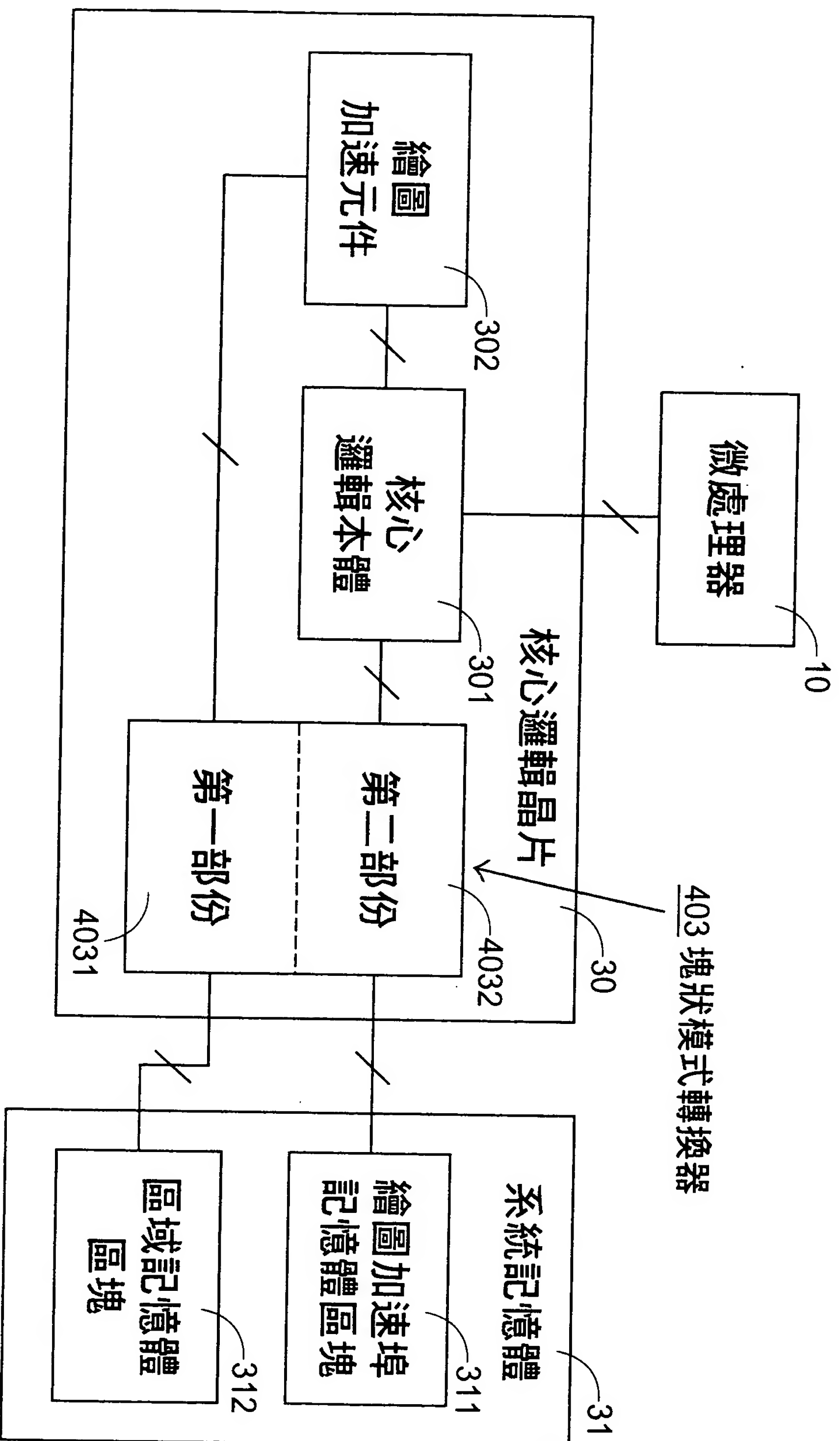




第二圖



第三圖



第四圖